

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representation of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS

---

- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

## **IMAGES ARE BEST AVAILABLE COPY**

**As rescanning documents *will not* correct  
images, please do not report the images to the  
Image Problem Mailbox.**



# PATENT ABSTRACTS OF JAPAN

COPY OF PAPER  
ORIGINALLY FILED

(11)Publication number : 11-231835  
(43)Date of publication of application : 27.08.1999

(51)Int.CI. G09G 3/30  
G09G 3/20

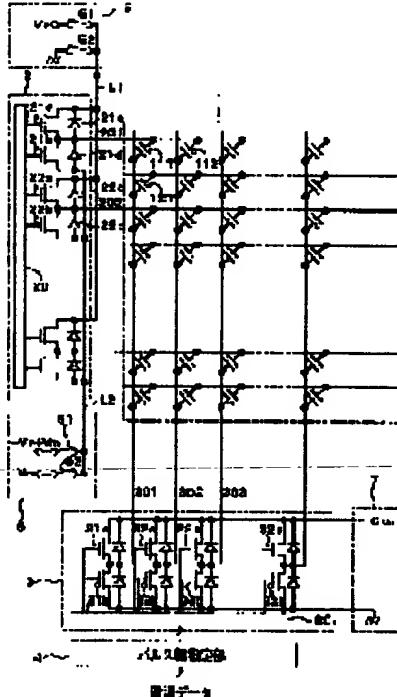
(21)Application number : 10-033333  
(22)Date of filing : 16.02.1998

(71)Applicant : DENSO CORP  
(72)Inventor : OGUSU KOJI  
MATSUMOTO NAOKI  
IDOGAKI KOJI

## (54) DISPLAY DEVICE

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To realize multi-gradations such as 64 gradations and 256 gradations by increasing the number of gradations in a matrix type EL display device.  
**SOLUTION:** A scanning side driver IC2 and a data side driver IC3 luminously drive each picture element of a EL display panel 1. In this case, the data side driver IC3 carries out the brightness modulation of each picture element in the EL display 1 on inputted pulse width data. In addition, a pulse width designating section 4 outputs the pulse width data for four frames to the data side driver IC3 in order through the combination of the pulse width data according to the gradient of the gradation data on the inputted gradation data. Thus 64 gradations can be displayed by providing the pulse width designating section 4 to the displaying of 16 gradations in the case of using only the data side driver IC3.



## LEGAL STATUS

[Date of request for examination] 20.09.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of

[rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-231835

(43)公開日 平成11年(1999)8月27日

(51)Int.Cl.<sup>6</sup>G 0 9 G 3/30  
3/20

識別記号

6 4 1

F I

G 0 9 G 3/30  
3/20

K

6 4 1 A

6 4 1 E

6 4 1 B

審査請求 未請求 請求項の数 5 O L (全 12 頁)

(21)出願番号 特願平10-33333

(22)出願日 平成10年(1998)2月16日

(71)出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72)発明者 小楠 幸治

愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

(72)発明者 松本 直樹

愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

(72)発明者 井戸垣 孝治

愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

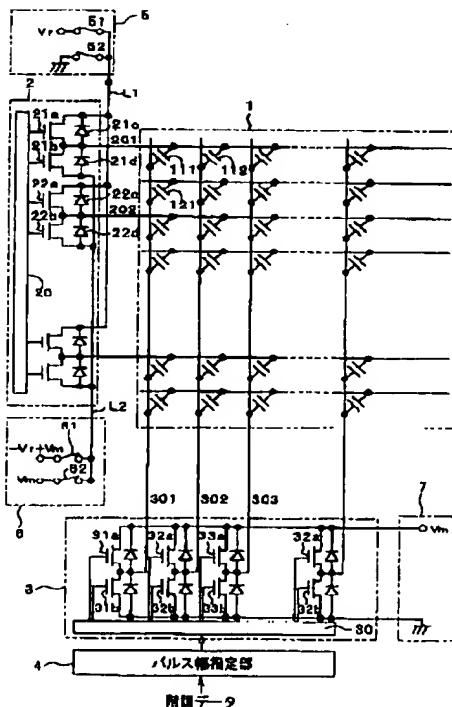
(74)代理人 弁理士 伊藤 洋二 (外1名)

## (54)【発明の名称】 表示装置

## (57)【要約】

**【課題】** マトリクス型のEL表示装置において、階調数を増やし、64階調や256階調といった多階調が実現できるようにする。

**【解決手段】** 走査側ドライバIC2、データ側ドライバIC3は、EL表示パネル1の各画素を発光駆動する。この場合、データ側ドライバIC3は、入力されたパルス幅データによりEL表示パネル1における各画素の輝度変調を行う。また、パルス幅指定部4は、入力された階調データに基づき、その階調データの階調度に応じたパルス幅データの組み合わせで、4フレーム分のパルス幅データをデータ側ドライバIC3に順次出力する。このことにより、データ側ドライバIC3だけを用いた場合の16階調表示に対し、パルス幅指定部4を設けることによって64階調表示にすることができる。



(12)

特開平11-231835

2

## 【特許請求の範囲】

## 【請求項1】 表示パネル(1)と、

この表示パネルの各画素をその画素に対する第1階調データに基づいて表示駆動する駆動手段(2、3)と、前記第1階調データよりも階調数の多い第2階調データに基づき、その階調度に応じた組み合わせの第1階調データを前記駆動手段に順次出力する変調手段(4)とを備えたことを特徴とする表示装置。

【請求項2】 前記駆動手段は、フレーム単位で前記各画素を表示駆動するものであり、前記変調手段は、前記第2階調データと複数のフレームにおける前記第1階調データの組み合わせとの関係に従い、入力された第2の階調データに応じた組み合わせで第1階調データを順次出力するものであることを特徴とする請求項1に記載の表示装置。

【請求項3】 前記第1階調データは、前記画素に印加する電圧のパルス幅を決めるパルス幅データであり、前記変調手段は、前記複数のフレームのそれぞれにおいて前記パルス幅データを指定するパルス幅指定手段(4)であることを特徴とする請求項2に記載の表示装置。

【請求項4】 前記パルス幅指定手段は、前記複数のフレームのうち所定のフレームにおける前記パルス幅を他のフレームにおける前記パルス幅と異ならせるように前記駆動手段を制御する手段(47)を有することを特徴とする請求項3に記載の表示装置。

【請求項5】 前記パルス幅指定手段は、前記画素の単位時間当たりの発光回数およびその画素に印加する電圧のパルス幅を変化させてその画素に対する輝度変調を行うように前記パルス幅データの指定を行うものであることを特徴とする請求項3又は4に記載の表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、EL表示装置などの表示装置に関し、特にその輝度変調を行うようにしたものに関する。

## 【0002】

【従来の技術および発明が解決しようとする課題】 マトリクス型のEL表示装置は、発光層を挟んで、一方の面側に複数の走査電極が行方向に形成され、他方の面側に複数のデータ電極が列方向に形成されたELパネルを有し、線順次駆動方式によって走査電極とデータ電極が交差する画素を選択発光させて、画像表示を行うようにしたものである。

【0003】 このようなEL表示装置において、各画素の輝度を変調する方法としては、パルス幅制御方式がある。このパルス幅制御方式は、EL素子の輝度とパルス幅に図18(a)に示すような関係があることを利用し、各画素に印加するパルス状の電圧のパルス幅を変えることによって発光輝度を変化させるものである。具体的には、データ電極に印加する電圧のパルス幅を変化さ

せることにより、走査電極とデータ電極が交差する画素の発光輝度を変化させる。

【0004】 しかしながら、このパルス幅制御方式においては、市販されているドライバーICを用いた場合、16階調表示を行うことができるが、それより多くの階調表示を行うことができない。また、輝度変調を行う他の方法としては、周波数制御方式がある。この周波数制御方式は、EL素子の輝度とフレーム周波数(単位時間内に発光する回数)との間に図18(b)に示すような関係があることを利用し、各画素の単位時間当たりの発光回数を変えることによりEL素子の輝度を変化させるものであり、例えば特開昭60-129793号公報に記載されたものがある。

【0005】 この方法においては、連続した数フレームを1表示期間とし、このうちの何フレームを発光させるかによって階調をつける。例えば、4階調を実現するためには、連続した3フレームの内、3回発光させる、2回発光させる、1回発光させる、発光させない、とすることにより、4段階の輝度変調を実現することができる。

【0006】 しかしながら、この方法では、表示のちらつきを防止するため上記した1表示期間の周期は、例えば20 msec(周波数50 Hz)を超えることはできない。このため、ちらつきなく階調を実現するためには、階調数におのずと限界が生じる。例えば、走査線一本についての駆動に10 μsecかかり、走査線数が100本であったとすると、1フレームの発光に要する時間は約1 msecであるから、1表示期間を最長20 msecに設定しても、20段階の階調しか実現することができない。

【0007】 本発明は上記した問題に鑑みたもので、階調数を増やし、64階調や256階調といった多階調が実現できるようにすることを目的とする。

## 【0008】

【課題を解決するための手段】 上記目的を達成するため、請求項1乃至5に記載の発明においては、表示パネル(1)と、この表示パネルの各画素をその画素に対する第1階調データに基づいて表示駆動する駆動手段(2、3)と、第1階調データよりも階調数の多い第2階調データに基づき、その階調度に応じた組み合わせの第1階調データを駆動手段に順次出力する変調手段(4)とを備えたことを特徴としている。

【0009】 従って、複数の第1階調データにより階調を行っているから、1つの第1階調データを用いた階調よりも階調数を多くすることができる。なお、上記した括弧内の符号は、後述する実施形態記載の具体的手段との対応関係を示すものである。

## 【0010】

【発明の実施の形態】 (第1実施形態) 図1に本発明の第1実施形態にかかるEL表示装置の全体構成を示す。

(3)

特開平11-231835

4

3

また、図2にEL素子の構造的な断面構成を示す。図2において、EL素子10は、ガラス基板11上に積層形成された、透明電極12、第1絶縁層13、発光層14、第2絶縁層15、背面電極16から構成されている。そして、透明電極12、背面電極16間に正負の電圧パルスを印加することにより、EL素子10が発光する。図2では、ガラス基板11より光を取り出すようにしている。なお、背面電極16を透明電極とすれば図2の上下の両方向から光を取り出すことができる。

【0011】図1に示すEL表示パネル1は、図2に示す構成に対し、透明電極12、背面電極16を行列状に複数配置して走査電極およびデータ電極とし、EL素子をマトリクス配置して表示を行うように構成されている。具体的には、行方向に走査電極201、202、…が形成され、列方向にデータ電極301、302、…が形成されている。

【0012】走査電極201、202、…とデータ電極301、302、…のそれぞれの交点領域には、画素としてのEL素子111、112、…が形成されている。なお、EL素子は容量性素子であるため、図ではコンデンサの記号で表している。このEL表示パネル1の表示動作を行うために、走査側ドライバIC2およびデータ側ドライバIC3が設けられている。

【0013】走査側ドライバIC2は、プッシュプルタイプの駆動回路であり、走査電極201、202、…に接続されたPチャンネルFET21a、21b、…とNチャンネルFET21b、22b、…を有し、駆動回路20からの出力に従って、走査電極201、202、…に走査電圧を印加する。また、FET21a、21b、22a、22b、…のそれぞれには、寄生ダイオード21c、21d、22c、22d、…が形成されており、走査電極を所望の基準電圧に設定する。

【0014】データ側ドライバIC3も同様の構成で、駆動回路30、PチャンネルFET31a、32a、…、NチャンネルFET31b、32b、…を有しております。データ電極301、302、303、…にデータ電圧を印加する。走査側ドライバIC2には、走査電圧供給回路5、6から走査電圧が供給される。走査電圧供給回路5は、スイッチング素子51、52を有し、そのオンオフ状態に応じて、直流電圧(書き込み電圧)V<sub>r</sub>または接地電圧を、走査側ドライバIC2におけるPチャンネルFETソース側共通線L1に供給する。走査電圧供給回路6は、スイッチング素子61、62を有し、そのオンオフ状態に応じて、直流電圧-V<sub>r</sub>+V<sub>m</sub>またはオフセット電圧V<sub>m</sub>を、走査側ドライバIC2におけるNチャンネルFETソース側共通線L2に供給する。

【0015】また、データ側ドライバIC3には、データ電圧供給回路7からデータ電圧が供給される。このデータ電圧供給回路7は、データ側ドライバIC3のPチャンネルFETソース側共通線に直流電圧V<sub>m</sub>を供給し、

10 NチャンネルFETソース側共通線に接地電圧を供給する。上記した構成において、EL素子を発光させるためには、走査電極とデータ電極との間に正負の電圧パルスを印加する必要があり、このためフィールド毎に正負に極性反転する電圧パルスを各走査線毎に作成して駆動を行なうようしている。以下、図3に示すタイミングチャートを参照して、正負フィールドでの動作について説明する。なお、図3に示すタイミングチャートでは、FET

21a、21b、31a、31bにおいて、オン状態を

ハイレベル、オフ状態をローレベルで示している。また、電圧波形については波形なまりがないものとして図示している。

20 (正フィールドでの作動) スイッチング素子51、62をオン、52、61をオフにする。この時、走査電極201、202、…の基準電圧は、走査側ドライバIC2のFETの寄生ダイオードの動作により、オフセット電圧V<sub>m</sub>となっている。また、データ側ドライバIC3のFET31a、32a、…側をオンし、データ電極の電圧をV<sub>m</sub>にする。この状態では、全てのEL素子に印加される電圧が0Vになるため、EL素子は発光しない。

【0016】この後、正フィールドでの発光動作を開始する。まず、1行目の走査電極201に接続されている走査側ドライバIC2のPチャンネルFET21aをオンにして、走査電極201の電圧をV<sub>r</sub>にする。また、他の走査電極に接続されている走査側ドライバIC2の出力段FETを全てオフにしそれらの走査電極をフローティング状態にする。

【0017】一方、データ電極301、302、…のうち発光させたいEL素子のデータ電極に接続されているデータ側ドライバIC3のPチャンネルFETをオフ、NチャンネルFETをオンにし、発光させたくないEL素子のデータ電極に接続されているデータ側ドライバIC3のPチャンネルFETをオン、NチャンネルFETをオフにする。

40 【0018】このことにより、発光させたいEL素子のデータ電極の電圧が接地電圧になるため、EL素子にしきい値電圧以上の電圧V<sub>r</sub>がかかりEL素子が発光する。また、発光させたくないEL素子のデータ電極の電圧はV<sub>m</sub>のままであり、EL素子にはV<sub>r</sub>-V<sub>m</sub>の電圧が印加される。このV<sub>r</sub>-V<sub>m</sub>の電圧は、しきい値電圧より低く設定されておりEL素子は発光しない。

【0019】図3のタイミングチャートでは、データ側ドライバIC3のPチャンネルFET31aをオフ、NチャンネルFET41bをオンにして、EL素子111にV<sub>r</sub>の電圧を印加しEL素子を発光させる状態を示している。この後、1行目の走査電極201に接続されている走査側ドライバIC2のPチャンネルFET21aをオフ、NチャンネルFET21bをオンにすることにより、走査電極201上のEL素子に蓄積した電荷を放電する。

50

(1)

特開平11-231835

6

【0020】次に、2行目の走査電極202に接続されている走査側ドライバIC2のPチャンネルFET21aをオンして、走査電極202の電圧をV<sub>r</sub>にする。また、他の走査電極に接続されている走査側電極2の出力段FETを全てオンにしそれらの走査電極をフローティング状態にする。また、データ電極301、302、…の電圧レベルを、発光させたいEL素子と発光させたくないEL素子に応じた電圧レベルにより、ト記したのと同様にして2行目のEL素子の発光駆動を行う。

【0021】図3のタイミングチャートでは、データ側ドライバIC3のPチャンネルFET31aをオン、NチャンネルFET31bをオフにし、データ電極301の電圧をV<sub>m</sub>として、EL素子121にV<sub>r</sub>-V<sub>m</sub>の電圧を印加し、EL素子121を発光させない状態を示している。この後、2行目の走査電極202に接続されている走査側ドライバIC2のPチャンネルFET22aをオフにし、NチャンネルFET22bをオンすることにより、走査電極202上のEL素子に蓄積した電荷を放電する。

【0022】以後、同様にして、最後の走査線に至るまで上記動作を繰り返す、線順次走査を行う。

(負フィールドでの作動)スイッチング素子52、61をオン、51、62をオフにし、極性を反転させて正フィールドと同様な走査を行う。この時、走査電極の基準電圧は接地電圧となる。また、データ側ドライバIC3のFET31b、32b、…側をオンし、データ電極の電圧を接地電圧とする。この状態では、全てのEL素子に印加される電圧が0Vになるため、EL素子は発光しない。

【0023】以下、負フィールドも正フィールドと同様に線順次走査を行う。この場合、表示選択を行う行の走査電極には-V<sub>r</sub>+V<sub>m</sub>を印加する。データ電極側においては、正フィールドとは逆に、発光させたいデータ電極の電圧をV<sub>m</sub>にし、発光させたくないデータ電極に対しては接地電圧のままにする。従って、-V<sub>r</sub>+V<sub>m</sub>の電圧が印加されている走査電極に対し、データ電極に電圧V<sub>m</sub>が印加されると、それに対するEL素子に-V<sub>r</sub>の電圧が印加されEL素子が発光する。また、データ電極の電圧が接地電圧であると、EL素子にしきい値電圧より低い-V<sub>r</sub>+V<sub>m</sub>が印加されるため、EL素子は発光しない。

【0024】そして、上記した正負フィールドの駆動により、1サイクルの表示動作が終了し、これを繰り返し行う。次に、データ側ドライバIC3の構成について説明する。このデータ側ドライバIC3としては、東芝製TD62C948のELドライバICを用いており、図4にその具体的な構成を示す。

【0025】図において、シフトレジスタ回路311には、A PORT IN、B PORT INに4ビッ

トパルス幅データ（階調表示を行うための第1階調データ）が入力される。入力されたパルス幅データは、ドットクロック信号CK1の立ち上がりに同期して、図に示すシフトレジスタ311に転送される。なお、図では40個の出力を1つのドライバICについて示しているが、このドライバICのA PORT OUT、B PORT OUTを後段のドライバICのAPORT IN、B PORT INに接続すれば、複数のドライバICにて所望数の出力を得ることができる。

【0026】シフトレジスタ回路311に全てのパルス幅データが転送された後、水平同期信号をなすSTB（ストローブ）バー信号（バーは負論理信号を表す）がLレベルになると、その時のシフトレジスタ回路311の出力がラッチ回路312にラッチされ、STBバー信号がLレベルの期間中そのデータが保持される。次に、CL（クリア）バー信号がLレベルからHレベルになると、パルス幅を決定するためのカウンタ314とコンパレータ313が動作可能になる。このとき、コンパレータ313からはパルス幅データが0（パルスを出力しない）以外のとき、Hレベルが出力される。

【0027】カウンタ314は、パルス幅制御クロックCK2によりカウントアップを行う。そして、コンパレータ313は、カウンタ314のカウント値とラッチ回路312にラッチされた出力3121、3122、…の出力を比較し、両者が一致したときに、出力313-1、-3132、…をLレベルにする。コンパレータ313の出力は、排他的論理回路315に入力される。負フィールドのときには、P/Cバー信号がLレベルであるため、コンパレータ313の出力はそのまま出力回路316に出力され、変調電圧V<sub>m</sub>に変換される。一方、正フィールドのときには、P/Cバー信号がHレベルであるため、コンパレータ313の出力に対して反転した信号が出力回路316に出力される。

【0028】従って、上記した構成によれば、A PORT IN、B PORT INにパルス幅データが入力され、この入力後、CLバー信号がHレベルになると、階調データが0以外のときにはコンパレータ313の出力がHレベルになり、負フィールドにおいては出力回路316から変調電圧V<sub>m</sub>が出力され、正フィールドにおいては出力回路316から接地電圧が出力される。

【0029】この後、パルス幅制御クロックCK2を用いてカウントしたカウント値がパルス幅データに一致すると、コンパレータ313の出力が反転する。パルス幅データに応じてコンパレータ313の出力が反転するタイミングが変化するため、パルス幅データに応じたパルス幅の設定を行うことができる。図5(a)、(b)に正フィールド、負フィールドにおける上述した動作のタイミングチャートを示す。

【0030】このようにデータ側ドライバIC3を用いることにより、データ電圧のパルス幅を制御して、16

(15)

特開平11-231835

8

階調の階調表示を行うことができる。本実施形態では、これより上位 16 階調用のデータ側ドライバ IC3 を用い、さらに多くの階調を実現するため、図 1 に示すパルス幅指定部 4 を備えている。具体的には、このパルス幅指定部 4 は、16 階調用のデータ側ドライバ IC3 を用い、64 階調の階調制御を実現するように構成されている。

**【0031】**以下、このパルス幅指定部 4 による 64 階調制御について説明する。EL 素子は、上述したように正負の電圧パルスを交互に印加することにより発光する。そこで、1 組の正負の電圧パルスを印加することによる期間、すなわち 1 組の正フィールドと負フィールドによる期間を 1 つのフレームとし、図 6 に示すように、4 ノフレームの周期で周期的にパルス幅を制御する。EL 素子の輝度は、図 18 (b) に示すように、単位時間内のパルス数が多いほど明るく、また図 18 (a) に示すようにパルス幅が広いほど明るい。従って、図 6 に示すような電圧パルスを印加することによって、64 階調制御を実現することができる。

**【0032】**具体的には、階調度 63 ~ 48 では、最初のフレーム 0 から 2 でパルス幅を最大 (パルス幅データ = 15) とし、最後のフレーム 3 でパルス幅を変化させる。階調度 47 ~ 32 では、フレーム 0, 1 でパルス幅を最大とし、フレーム 2 でパルス幅を変化させる。フレーム 3 では、パルスを出力しない (パルス幅データ = 0)。階調度 31 ~ 16 では、フレーム 0 でパルス幅を最大とし、フレーム 1 でパルス幅を変化させる。フレーム 2, 3 では、パルスを出力しない。階調度 15 ~ 0 では、フレーム 0 でパルス幅を変化させる。フレーム 1 から 3 では、パルスを出力しない。

**【0033】**図 7 に、階調度と、それぞれのフレームでパルス幅指定部 4 からデータ側ドライバ IC3 に出力されるパルス幅データとの関係を示す。図 8 に、パルス幅指定部 4 の具体的な構成を示す。図において、d5 ~ d0 には 6 ビットの階調データ (第 1 階調データよりも階調数の多い第 2 階調データ) が入力される。この 6 ビットの階調データにより、63 ~ 0 の 64 個の階調度を表すことができる。また、出力 d3 ~ d0 からデータ側ドライバ IC3 にパルス幅データが出力される。

**【0034】**階調データ d5 ~ d0 のうち上位 2 ビットの d5, d4 は、2 ビットコンパレータ 41 に入力される。2 ビットコンパレータ 41 は、d5 を上位ビット、d4 を下位ビットとした変数 F (0 ~ 3) を、フレーム番号 R (0 ~ 3) と比較する。ここで、フレーム番号 R が変数 F よりも小さい場合は、2 ビットコンパレータ 41 の出力 OUT1 が H レベルになり、OR 回路 42 によって出力 d3 ~ d0 が全て H レベルになるため、パルス幅指定部 4 からは 15 を示すパルス幅データが出力される。

**【0035】**また、変数 F がフレーム番号 R よりも小さ

い場合は、2 ビットコンパレータ 41 の出力 OUT2 が L レベルになり、AND 回路 43 により出力 d3 ~ d0 が全て L レベルになるため、パルス幅指定部 4 からは 0 を示すパルス幅データが出力される。また、フレーム番号 R = 変数 F のときは、2 ビットコンパレータ 41 の出力 OUT1 および OUT2 が L レベルになるため、出力 d3 ~ d0 からは階調データ d3 ~ d0 がそのまま出力される。

**【0036】**つまり、パルス幅指定部 4 は、フレーム番号 R と階調データ d5 ~ d0 の上位 2 ビットを比較し、階調データの上位 2 ビットがフレーム番号 R より大きいときは 15 を、一致するときは d3 ~ d0 を、小さいときは 0 をデータ側ドライバ IC3 にパルス幅データとして出力する。その結果、図 7 に示すようなパルス幅データがデータ側ドライバ IC3 に出力される。

**【0037】**従って、パルス幅指定部 4 による上記した制御によって、データ側ドライバ IC3 から出力されるデータ電圧のパルス幅を周期的に変化させて、64 階調の輝度変調を実現することができる。

(第 2 実施形態) 次に、本発明の第 2 実施形態について説明する。この第 2 実施形態においては、パルス幅指定部 4 の構成が第 1 実施形態と異なるのみで、その他の構成は第 1 実施形態と同じである。

**【0038】**図 9 に、この第 2 実施形態における EL 素子への印加電圧波形を示し、図 10 に、パルス幅指定部 4 からデータ側ドライバ IC3 に出力するパルス幅データと階調度との関係を示す。図 9 に示すように、EL 素子に印加する電圧波形は、第 1 実施形態と同様に 4 フレームの周期で周期的にパルス幅を変化させたものとなっている。但し、この第 2 実施形態においては、図 10 に示すように、それぞれの階調度において、パルス幅データは隣り合った値の組合せにより構成されている。例えば、階調度 0 から 3 では、パルス幅データは 0 または 1 である。階調度 4 から 7 では、パルス幅データは 1 または 2 である。階調度 5 6 から 5 9 では、パルス幅データは 1 4 または 1 5 である。なお、階調度 6 0 から 6 3 では、パルス幅データは全て 1 5 となっている。これは、データ側ドライバ IC3 において 16 番目のパルス幅を出力することができないためである。

**【0039】**EL 素子の輝度は、図 18 (a) に示すように、パルス幅が広いほど明るい。また、異なる 2 つのパルス幅の組合せによって、その中間の輝度を作ることができる。よって、図 9 に示すような電圧パルスを印加することによって、64 階調制御 (階調度 63 から 61 は階調度 60 と同じ輝度であるので、正確には 61 階調) を実現することができる。

**【0040】**図 11 に、パルス幅指定部 4 の具体的な構成を示す。図において、d5 ~ d0 には、6 ビットの階調データが入力される。この 6 ビットの階調データにより、63 ~ 0 の 64 個の階調度を表すことができる。

(6)

特開平11-231835

10

た、出力 $\circ 3 \sim \circ 0$ からデータ側ドライバIC3にパルス幅データが出力される。まず、階調データ $d_5 \sim d_0$ のうち上位4ビット $d_5 \sim d_2$ を用い、 $d_5$ を最上位ビット、 $d_2$ を最下位ビットとした変数Dおよび4ビット加算器44により「1」が加算されたD+1を作る。この変数DまたはD+1はマルチプレクサ46により選択されて出力 $\circ 3 \sim \circ 0$ となる。マルチプレクサ46の選択切替は、階調データ $d_5 \sim d_0$ の下位2ビット $d_1$ 、 $d_0$ とフレーム番号Rを2ビットコンパレータ45により比較した結果により行われる。

【0041】2ビットコンパレータ45は、 $d_1$ を上位ビット、 $d_0$ を下位ビットとした変数F（0～3）をフレーム番号R（0～3）と比較する。変数Fがフレーム番号Rよりも小さい場合は、2ビットコンパレータ45の出力OUT1がHレベルになり、マルチプレクサ46によって出力 $\circ 3 \sim \circ 0$ はD+1となる。また、変数Fがフレーム番号R以上の場合は、2ビットコンパレータ45の出力OUT1がLレベルになり、マルチプレクサ46により出力 $\circ 3 \sim \circ 0$ はDとなる。

【0042】つまり、パルス幅指定部4は、フレーム番号Rと階調データ $d_5 \sim d_0$ の下位2ビットを比較し、階調データの下位2ビットがフレーム番号より大きいときはD+1を、小さいときはDをデータ側ドライバIC3に出力する。その結果、階調データに応じて、図10に示すようなパルス幅データがデータ側ドライバIC3に出力される。

【0043】従って、この第2実施形態においても、パルス幅指定部4による上記した制御によって、データ側ドライバIC3から出力されるデータ電圧のパルス幅を周期的に変化させて、64階調の輝度変調を実現することができる。

（第3実施形態）上記した第1実施形態および第2実施形態では、64階調制御を実現してはいるが、実質上の輝度変化は61段階となってしまう。例えば、第1実施形態では階調度48と47、32と31、16と15はそれぞれ等輝度となっている。また、第2実施形態では階調度63～60は等輝度となっている。

【0044】そこで、この第3実施形態においては、上記したような61段階の輝度変化を64段階にするために、EL素子に印加される電圧を図12に示すようにしている。つまり、最初の3フレーム中の発光回数で大雑把な輝度変調を行い、最後の1フレームでパルス幅制御を行い細かな輝度変調を行う。ただし、最初の3フレームではパルス幅を広く、最後の1フレームではパルス幅を狭くする。このことによって、階調度48と47、32と31、16と15はそれぞれ輝度の違いが生じ、64段階の輝度変化を実現することができる。

【0045】図13に、パルス幅指定部4からデータ側ドライバIC3に出力するパルス幅データと階調度との関係を示す。フレーム0から2まではパルス幅を最大に

するために15を示すパルス幅データを出力する。そして、フレーム3にて0から15までの値を示すパルス幅データを出力する。図14に、パルス幅指定部4の具体的な構成を示す。なお、この第3実施形態においては、パルス幅指定部4の構成が第1実施形態と異なるのみで、その他の構成は第1実施形態と同じである。

【0046】図14において、 $d_5 \sim d_0$ には、6ビットの階調データが入力される。この6ビットの階調データにより、63～0の64個の階調度を表すことができる。また、出力 $\circ 3 \sim \circ 0$ からデータ側ドライバIC3にパルス幅データが出力される。また、CK2はデータ側ドライバIC3のパルス幅制御クロックに対する出力となるものである。

【0047】階調データ $d_5 \sim d_0$ のうち上位2ビット $d_5$ 、 $d_4$ は2ビットコンパレータ41に入力される。2ビットコンパレータでは、まずフレーム番号Rが3より小さいかどうかを判定し、3より小さい場合はAND回路43にてデータ $d_3 \sim d_0$ を全てLレベルにする。次に、 $d_5$ を上位ビット、 $d_4$ を下位ビットとした変数F（0～3）をフレーム番号Rと比較し、フレーム番号Rが変数Fよりも小さい場合は、OR回路42によって出力 $\circ 3 \sim \circ 0$ を全てHレベルとする。フレーム番号Rが3の場合は、出力 $\circ 3 \sim \circ 0$ に $d_3 \sim d_0$ がそのまま出力される。その結果、階調データに応じて、図13に示すようなパルス幅データがデータ側ドライバIC3に出力される。

【0048】パルス幅制御クロック生成部47では、フレーム番号Rに基づきパルス幅制御クロックCK2の切替を行っている。図に示すようにフレーム番号Rが3より小さい場合はCK2信号を遮らせており、その結果、フレーム番号が3より小さい場合は、フレーム番号が3のときよりパルス幅が広くなる。以上の構成により、図12に示すような電圧パルスをEL素子に印加し、64階調を実現することができる。

【0049】なお、上記した第1乃至第3実施形態においては4個のフレームを用いて64階調制御を実現しているが、そのフレーム数は4個である必要はなく、フレーム数を2個とすれば32階調、8個とすれば128階調を実現することができる。

（第4実施形態）上記した第1乃至第3実施形態においては、4個のフレームを用いて64階調制御を実現しているが、この第4実施形態では2個のフレームを用いて256階調制御を実現している。

【0050】図15に、この第4実施形態におけるEL素子への印加電圧波形を示し、図16に、パルス幅指定部4からデータ側ドライバIC3に出力するパルス幅データと階調度との関係を示す。また、図17に、パルス幅指定部4の具体的な構成を示す。なお、この第4実施形態においては、パルス幅指定部4の構成が第1実施形態と異なるのみで、その他の構成は第1実施形態と同じ

(7)

特開平11-231835

である。

【0051】パルス幅指定部4は、図17に示すように、マルチブレクサ46とパルス幅制御クロック生成部47より構成されている。マルチブレクサ46は、フレーム番号Rに基づき、階調データの上位4ビットd7～d4、下位ビットd3～d0を切り換えて出力する。すなわち、フレーム番号Rが0の場合は、上位4ビットd7～d4を出力し、フレーム番号Rが1の場合は、下位4ビットd3～d0を出力する。

【0052】パルス幅制御クロック生成部47は、フレーム番号Rに基づき、パルス幅制御クロック信号CK2を切り換える。すなわち、フレーム番号Rが0の場合は長い周期のクロック信号を生成し、フレーム番号Rが1の場合は短い周期のクロック信号を生成する。従って、フレーム0ではパルス幅をフレーム1より広くして大雑把な輝度変調を行い、フレーム1にて細かな輝度変調を行うことにより、図15に示すような電圧パルスを印加し、2個のフレームを用いて256階調を実現することができる。

【0053】なお、上記した第1乃至第4実施形態においては、データ電圧のパルス幅を周期的に変化させて16階調より多くの階調を実現するものを示したが、データ電圧の大きさを周期的に変化させても16階調より多くの階調を実現することができる。また、本発明はEL表示装置に限らず、液晶表示装置などの表示装置にも同様に適用することができる。

#### 【図面の簡単な説明】

【図1】本発明の第1実施形態を示すEL表示装置の構成図である。

【図2】EL素子の模式的構成を示す構成図である。

【図3】図1に示すもの作動説明に供するタイミングチャートである。

【図4】データ側ドライバIC3の構成を示す図である。

【図5】データ側ドライバIC3の作動説明に供するタ

イミングチャートである。

【図6】第1実施形態におけるEL素子への印加電圧波形を示す図である。

【図7】第1実施形態において、パルス幅指定部4がデータ側ドライバIC3に出力するパルス幅データを示す図表である。

【図8】第1実施形態におけるパルス幅指定部4の構成を示す図である。

【図9】第2実施形態におけるEL素子への印加電圧波形を示す図である。

【図10】第2実施形態において、パルス幅指定部4がデータ側ドライバIC3に出力するパルス幅データを示す図表である。

【図11】第2実施形態におけるパルス幅指定部4の構成を示す図である。

【図12】第3実施形態におけるEL素子への印加電圧波形を示す図である。

【図13】第3実施形態において、パルス幅指定部4がデータ側ドライバIC3に出力するパルス幅データを示す図表である。

【図14】第3実施形態におけるパルス幅指定部4の構成を示す図である。

【図15】第4実施形態におけるEL素子への印加電圧波形を示す図である。

【図16】第4実施形態において、パルス幅指定部4がデータ側ドライバIC3に出力するパルス幅データを示す図表である。

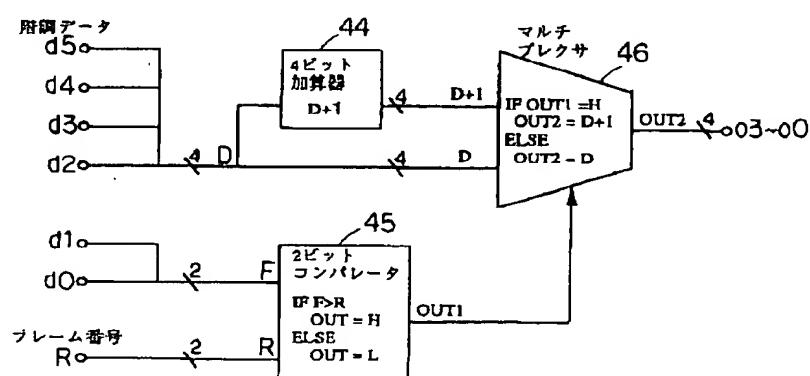
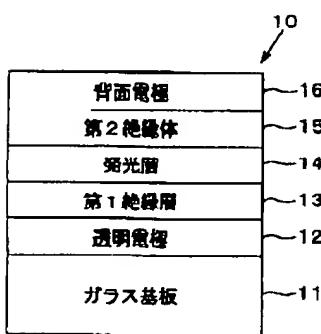
【図17】第4実施形態におけるパルス幅指定部4の構成を示す図である。

【図18】EL素子におけるパルス幅と輝度の関係、フレーム周波数と輝度の関係を示す図である。

#### 【符号の説明】

1…EL表示パネル、2…走査側ドライバIC、3…データ側ドライバIC、4…パルス幅指定部、5、6…走査電圧供給回路、7…データ電圧供給回路。

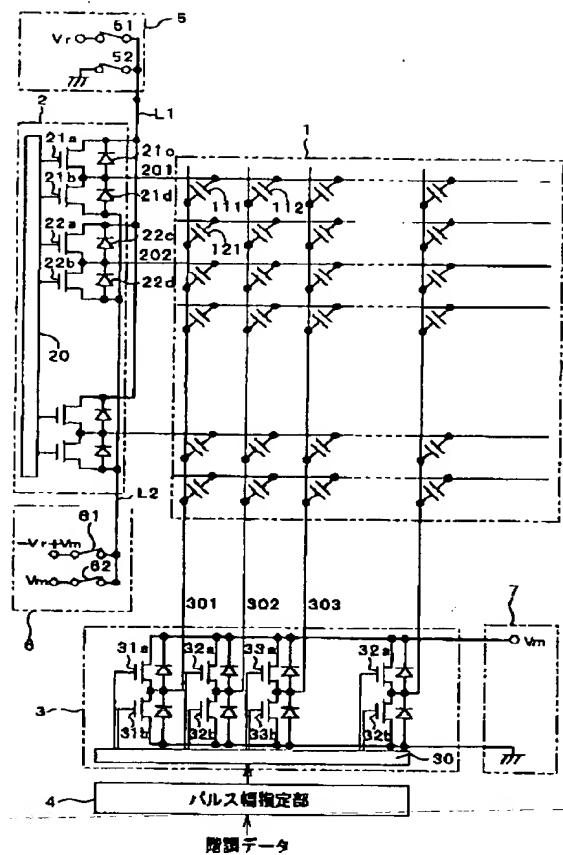
【図2】



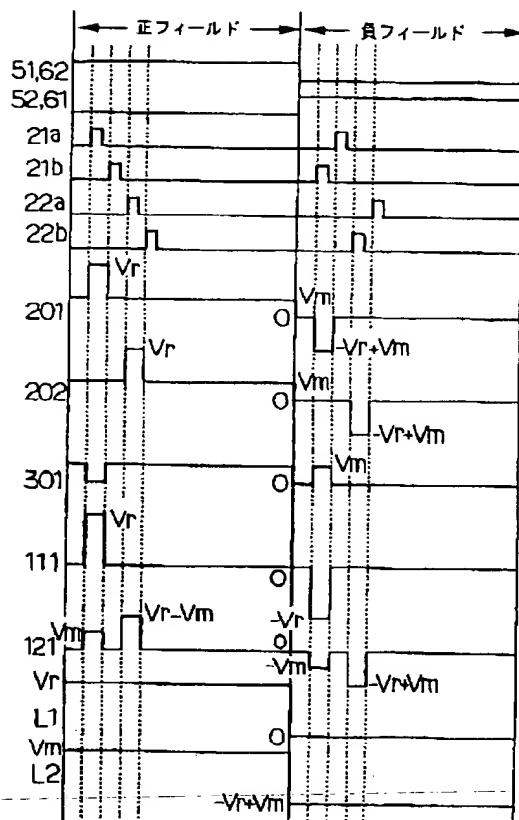
(B)

特開平11-231835

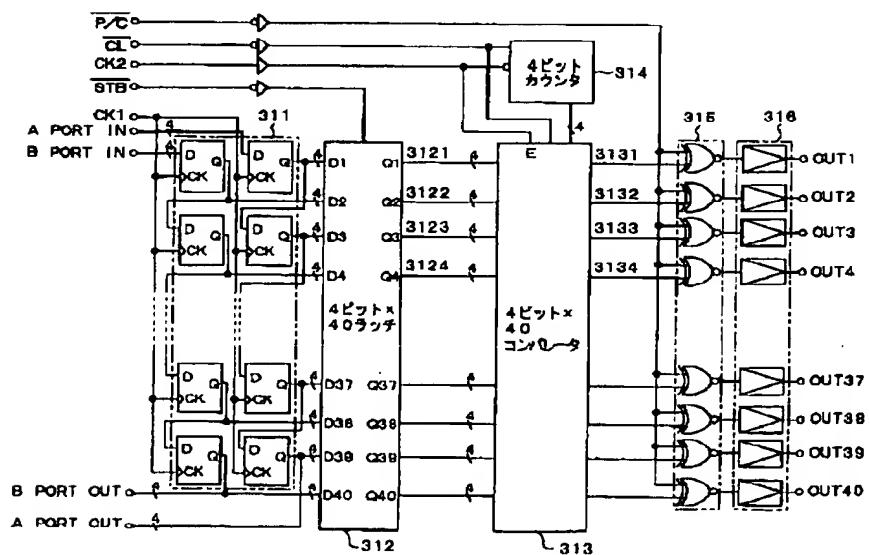
【図1】



【図3】



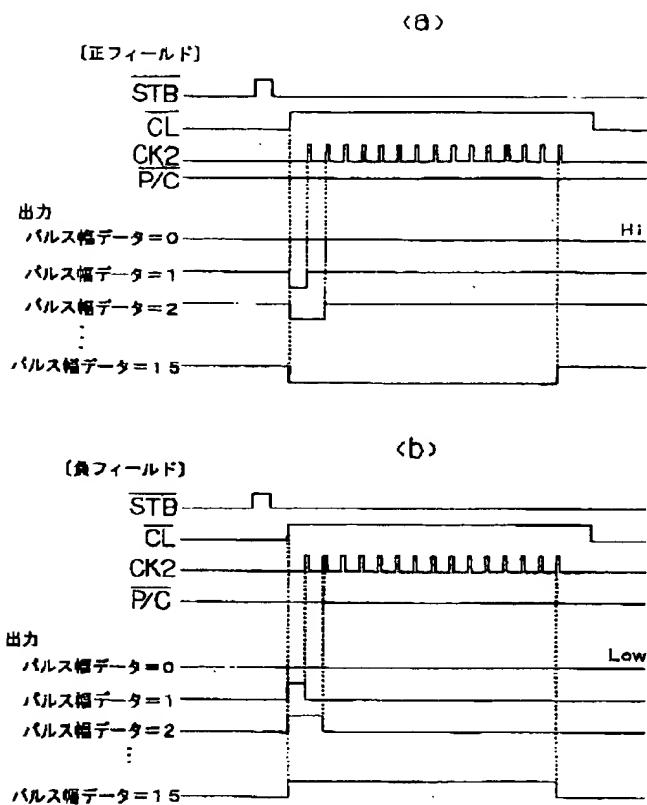
【図4】



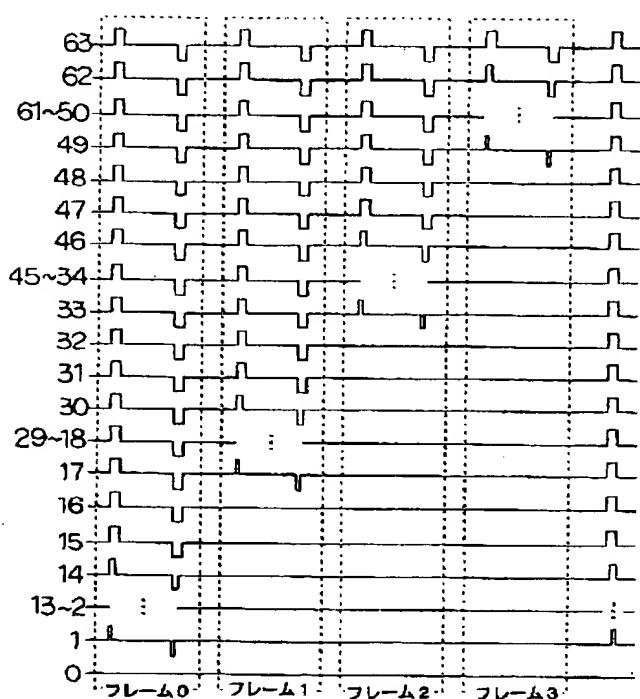
(⑨)

特開平11-231835

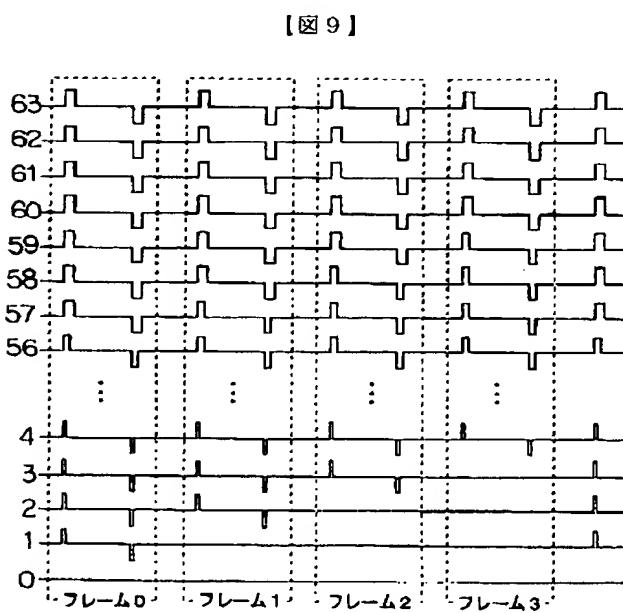
【図5】



【図6】



【図7】

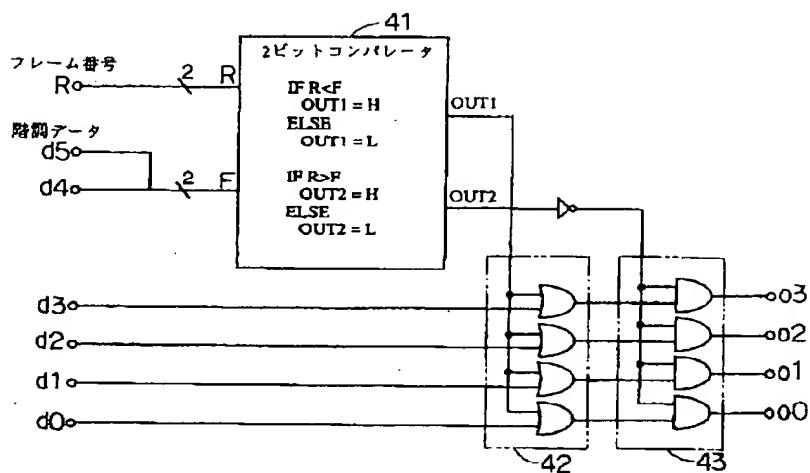


階調度	ドライバIC9に出力されるパルス幅データ			
	フレーム0	フレーム1	フレーム2	フレーム3
63	15	15	15	15
62	15	15	15	14
61~50	15	15	15	13~2
49	15	15	15	1
48	15	15	15	0
47	15	15	15	0
46	15	15	14	0
45~34	15	15	13~2	0
33	15	15	1	0
32	15	15	0	0
31	15	15	0	0
30	15	14	0	0
29~18	15	13~2	0	0
17	15	1	0	0
16	15	0	0	0
15	15	0	0	0
14	14	0	0	0
13~2	13~2	0	0	0
1	1	0	0	0
0	0	0	0	0

(10)

特開平11-231835

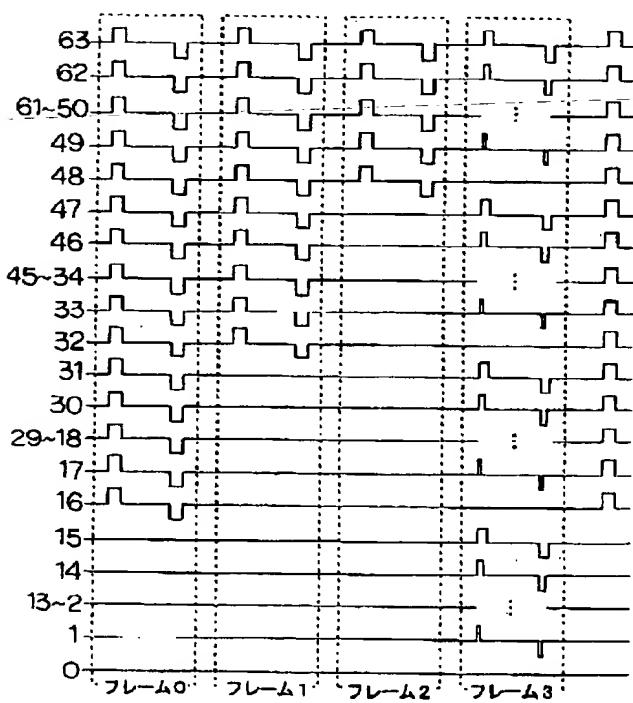
【図8】



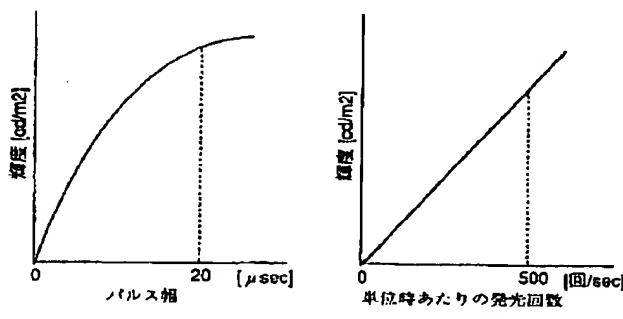
【図10】

階調度	ドライバIC3に出力される パルス幅データ			
	フレーム0	フレーム1	フレーム2	フレーム3
83	15	15	15	15
62	15	15	15	15
61	15	15	15	15
60	15	15	15	15
59	15	15	15	14
58	15	15	14	14
57	15	14	14	14
56	14	14	14	14
55	14	14	14	13
54	14	14	13	13
53	14	13	13	13
52	13	13	13	13
51~9	:	:	:	:
8	2	2	2	2
7	2	2	2	1
6	2	2	1	1
5	2	1	1	1
4	1	1	1	1
3	1	1	1	0
2	1	1	0	0
1	1	0	0	0
0	0	0	0	0

【図12】



【図18】



(a)

(b)

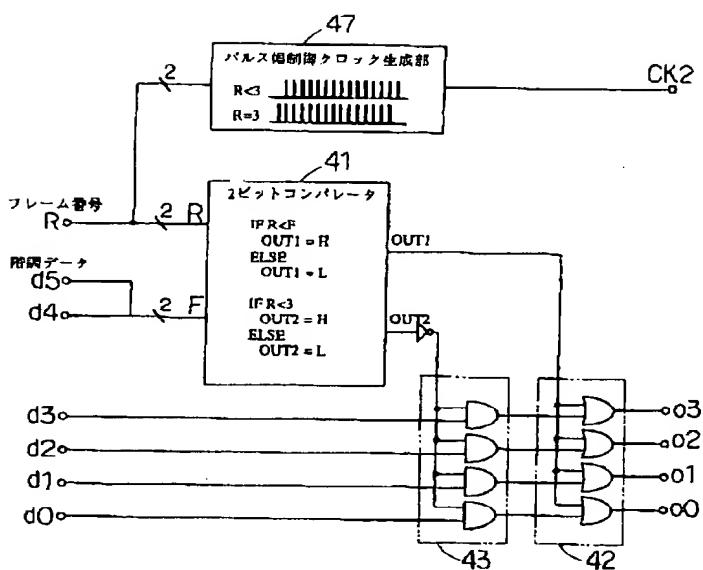
(11)

特開平11-231835

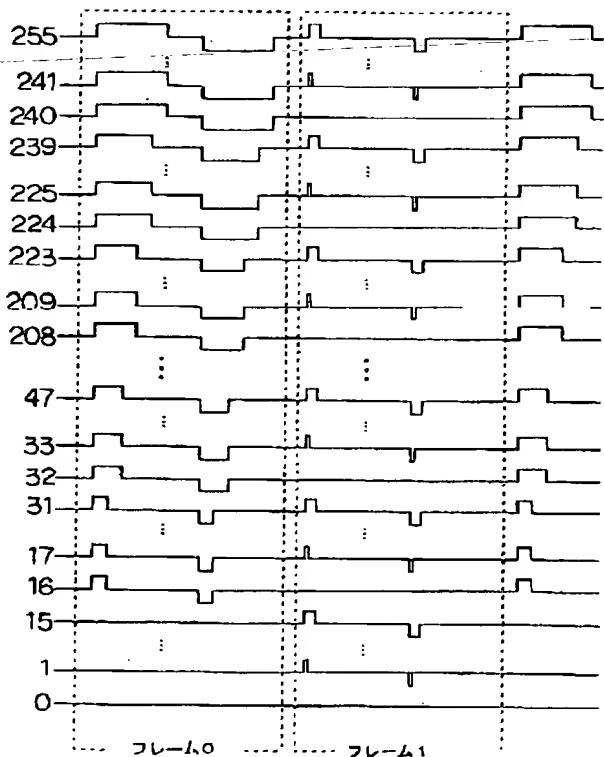
【図13】

階調度	ドライバIC3に出力されるパルス幅データ			
	フレーム0	フレーム1	フレーム2	フレーム3
63	15	15	15	15
62	15	15	15	14
61~50	15	15	15	13~2
49	15	15	15	1
48	15	15	15	0
47	15	15	0	15
46	15	15	0	14
45~34	15	15	0	13~2
33	15	15	0	1
32	15	15	0	0
31	15	0	0	15
30	15	0	0	14
29~18	15	0	0	13~2
17	15	0	0	1
16	15	0	0	0
15	0	0	0	15
14	0	0	0	14
13~2	0	0	0	13~2
1	0	0	0	1
0	0	0	0	0

【図14】



【図15】



(12)

特開平11-231835

【図16】

階調度	ドライバIC3に出力されるパルス幅データ	
	フレーム0	フレーム1
255	15	15
:	:	:
241	15	1
240	15	0
239	14	15
:	:	:
225	14	1
224	14	0
:	:	:
48	3	0
47	2	15
:	:	:
33	2	1
32	2	0
31	1	15
:	:	:
17	1	1
16	1	0
15	0	15
:	:	:
1	0	1
0	0	0

【図17】

